

Болгак А.В., Ватутин Э.И.

Юго-Западный государственный университет, Курск

ОЦЕНКА РЕАЛЬНОЙ ПРОИЗВОДИТЕЛЬНОСТИ ПРОЦЕССОРОВ СЕМЕЙСТВА INTEL CORE РАЗЛИЧНЫХ ПОКОЛЕНИЙ В ЗАДАЧЕ УМНОЖЕНИЯ ВЕЩЕСТВЕННЫХ МАТРИЦ ДЛЯ ОДНОПОТОЧНОЙ ПРОГРАММНОЙ РЕАЛИЗАЦИИ

Аннотация. В работе приведено описание результатов вычислительных экспериментов, направленных на оценку достигнутой реальной производительности для процессоров Intel Core различных поколений на базе алгоритмической и высокоуровневой оптимизации программной реализации задачи умножения квадратных матриц A и B размера $N \times N$, заполненных вещественными значениями типа «float» одинарной точности для однопоточной CPU-ориентированной программной реализации.

Ключевые слова: умножение вещественных матриц, процессоры семейства Intel Core, алгоритмическая и высокоуровневая оптимизация, однопоточная программная реализация, сравнение производительности процессоров.

Задача умножения матриц находит широкое применение во многих областях повседневной жизни, таких как: классификация бинарных отношений [1], томография, высокочастотная торговля фьючерсами, оборонная промышленность, создание новейших лекарственных препаратов, моделирование различных деталей в машиностроении, проектирование роботизированных средств, прогнозирование смены климата, решение задач линейной алгебры и дифференциальных уравнений и т.д.

Актуальность выбранной тематики исследования заключается в том, что в настоящее время многие алгоритмы решения прикладных задач сводятся к матричному умножению. Время выполнения таких программных реализаций напрямую влияет на время решения той или иной прикладной задачи. Исходя из этого разработано множество подходов, оптимизирующих выполняемые операции различными способами.

Целью данной работы является оценка достигнутой реальной производительности для процессоров Intel Core различных поколений на базе алгоритмической и высокоуровневой оптимизации программной реализации задачи умножения квадратных матриц A и B размера $N \times N$, заполненных вещественными значениями типа «float» одинарной точности для однопоточной CPU-ориентированной программной реализации. В рамках проведения исследования были использованы процессоры: первых поколений – Intel Core 2 Duo E6300, 1,86 ГГц, 2 МБ L2 (Allendale, 2006) и новых поколений – Intel Core i7 4770, 3,4 (3,9) ГГц, 8 МБ L3 (Haswell, 2013) и Intel Core i7-6700K, 4,0 (4,2) ГГц, 8 МБ L3 (Skylake, 2015) [2].

Полученные результаты оценки реальной производительности получены для 32-битной программной реализации на языке C++ с использованием компилятора MSVC 2017 в конфигурации «Release» с включенными оптимизациями компилятора.

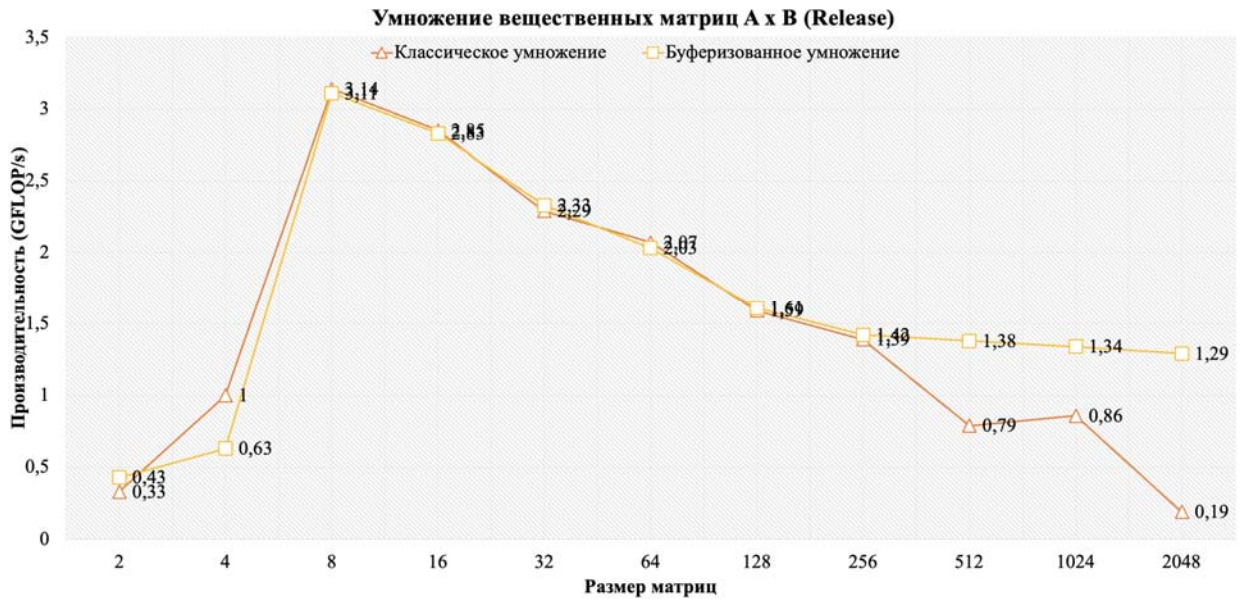


Рис. 1. Зависимость реальной производительности умножения вещественных матриц одинарной точности от размера матриц N , процессор – Intel Core i7-6700K

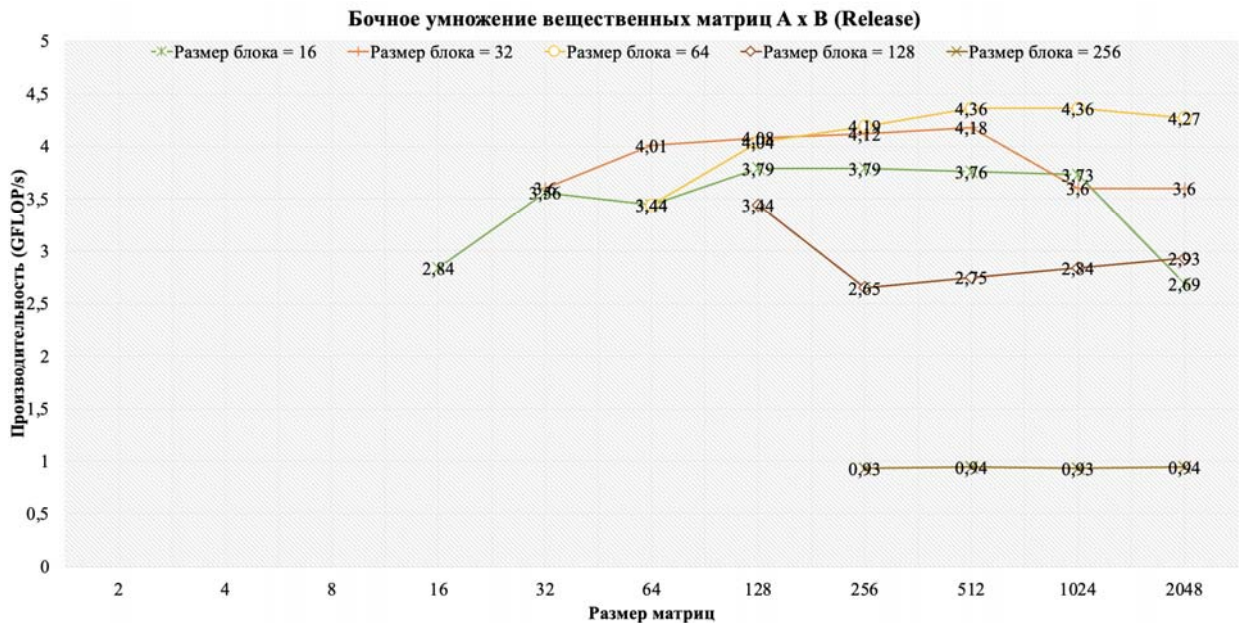


Рис. 2. Зависимость реальной производительности умножения вещественных матриц одинарной точности от размера матриц N и размера блока S , процессор – Intel Core i7-6700K

Полученные результаты позволяют сделать вывод о том, что процессоры семейства Intel Core последних поколений показали однопоточную реальную производительность на уровне до 3,1 GFLOP/s (классическое и буферизованное умножение, при $N = 8$) – 4,4 GFLOP/s (блочное умножение с раскруткой внутреннего цикла на 8 итераций, при оптимальном размере блока $S = 64$) и до 2,6 GFLOP/s (буферизованное умножение, при $N = 512$) – 6,8 GFLOP/s (блочное умножение раскруткой внутреннего цикла на 4 итерации, при $N = 1024$) у Intel Core i7 4770 при однопоточной программной реализации, что несколько раз превышает значения, полученные для процессора Intel Core 2 Duo E6300, который показал реальную производительность на уровне 0,24 GFLOP/s в классическом умножении (при $N = 256$) и 1,7 GFLOP/s в блочном умножении (раскрутка внутреннего цикла на 4 итерации, при $N = 256$), что приблизительно в 4 раза меньше

производительности представленных процессоров нового поколения. Однопоточная производительность ядер процессоров современных поколений сопоставима.

В перспективе дальнейших исследований планируется разработка программных реализаций, ориентированных на выполнение умножения матриц на вычислительных средствах с параллельной архитектурой.

Библиографический список

1. Ватутин Э.И., Зотов И.В. Построение матрицы отношений в задаче оптимального разбиения параллельных управляющих алгоритмов // Известия Курского государственного технического университета. Курск, 2004. № 2. С. 85–89.

2. Ватутин Э.И., Мартынов И.А., Титов В.С. Оценка реальной производительности современных процессоров в задаче умножения матриц для однопоточной программной реализации // Известия ЮЗГУ. Серия: Управление, вычислительная техника, информатика. Медицинское приборостроение. 2013. № 4. С. 11–20.